

## 論 文

# 等価回路モデルによるバリスタのノイズ吸収特性の改善

伊 藤 淳<sup>\*1</sup>, 鈴 木 雅 史<sup>\*\*</sup>, 鈴 木 晴 彦<sup>\*</sup>, 吉 村 昇<sup>\*\*</sup>

(2005年7月8日受付, 2006年3月1日受理)

## Improvement of Noise Absorption Characteristics of Ceramic Varistor Using Equivalent Circuit

Atsushi ITO<sup>\*1</sup>, Masafumi SUZUKI<sup>\*\*</sup>, Haruhiko SUZUKI<sup>\*</sup> and Noboru YOSHIMURA<sup>\*\*</sup>

(Received July 8, 2005; Accepted May 1, 2006)

Varistor has a lot of advantages compared with Zener diode, such as the symmetrical voltage-current characteristic, the large capacitance and the high responsibility. Therefore, it is used as a protective element against the static electricity and surge noise for mobile phones, video cameras, DVD-ROMs, DC motors and so on. Especially, SrTiO<sub>3</sub> varistor is available for a noise absorption element, since it has a large capacitance and a large non-linear coefficient between applied voltage and current at the region in a large current.

In this paper, we investigate the influence of the capacitance at the grain boundary and resistance in the crystalline grain on the noise absorption characteristics of ceramic varistor using an equivalent circuit model.

The simulated results show that the noise occurred in a DC motor can be reduced with the increase of the capacitance at the grain boundary near by the surface layer of the varistor and the decrease of the resistance in the conduction layer of it.

### 1. はじめに

携帯電話やビデオカメラ、DVD-ROM、各種モータなど、近年の小型電子機器は、コンピュータによる制御が行われている。これらの電子機器内で発生するサージノイズや高周波ノイズは、機器の誤動作や破壊につながる恐れがある。特に直流モータではブレーザー整流子でインダクタンスのキックオフ等とともにノイズの発生が問題となっている。これらのノイズを除去するためにバリスタが使用されている。バリスタの中でも特にSrTiO<sub>3</sub>系セラミックバリスタは、比較的電圧-電流特性の非直線性が大きく、静電容量も大きいため、サージ吸収のみならず高周波ノイズの吸収にも優れた特性を示し、直流モータ等のノイズ対策としても広く用いられている。

**キーワード：**セラミックバリスタ、回路シミュレータ、誘電特性、ノイズ吸収特性

\* 福島工業高等専門学校電気工学科 (970-8034  
いわき市平上荒川字長尾 30)

Fukushima National College of Technology,  
30 Nagao Kamiarakawa Taira, Iwaki, 970-8034, Japan

\*\* 秋田大学工学資源学部電気電子工学科 (010-8502  
秋田市手形学園町 1-1)

Engineering and Resource Science, Akita University,  
1-1 Tegata Gakuenmachi, Akita 010-8502, Japan

<sup>1</sup> atsuto@fukushima-nct.ac.jp

かしながら、モータの特性が変わった場合には必ずしも十分なノイズ吸収が行えない場合もあり、使用するモータの特性に応じたバリスタ特性の最適化が望まれている。

筆者らの研究グループはセラミックバリスタを結晶粒界と結晶粒子に分け、バリスタの電気的特性を満足する等価回路モデルを提案し、ノイズ吸収特性の最適化を目指してきた<sup>1-4)</sup>。また、この等価回路モデルを用いて、直流モータにおいてインダクタンスのキックオフとともにサージノイズがバリスタ内部でどのように吸収されるのかについても報告している<sup>4)</sup>。この等価回路モデルを用いることにより、バリスタのノイズ吸収機構の解明や、その電気的特性の改善にも利用することができるため、バリスタを設計する上で有益な指標を与えることとなる。

本研究では、先に提案した等価回路モデルのうち、結晶粒界の静電容量と結晶粒子の抵抗に注目し、これらの値が直流マイクロモータで発生するサージノイズの吸収特性に及ぼす影響について、Pspice を用いたシミュレーションにより検討した。また、バリスタ内部のどの部分の静電容量と抵抗がノイズ吸収特性に影響を及ぼすのかについての解析も行い、どのような特性のバリスタがより効果的にノイズを吸収するのかについても検討した。

## 2. ノイズ吸収特性

本研究では、表面再酸化型  $\text{SrTiO}_3$  バリスタを結晶粒界の静電容量と結晶粒子の抵抗により等価回路モデルで表し、ノイズ吸収特性について検討する。等価回路についての詳細は既に報告しているように<sup>4)</sup>、図1のように決定した。等価回路中の各抵抗値および静電容量は表1に示す。なお、各層の抵抗と静電容量はa層を例とすると、同じ層内の抵抗と静電容量は全て同じ値とした。

バリスタのノイズ吸収特性は直流マイクロモータを模擬した等価回路において検討する。図2に示すようにマイクロモータを等価回路で表し、これに図1のバリスタの等価回路を並列に接続する。マイクロモータで発生するノイズは、ブラシと整流子片の接触の際に生ずるため、これをスイッチの on, off で模擬した。コイルのインダクタンスは  $1\text{mH}$ 、巻線抵抗は  $40\Omega$ 、電源電圧は  $10\text{V}$  とし、スイッチを  $0.5\text{ms}$  間隔で on-off した。

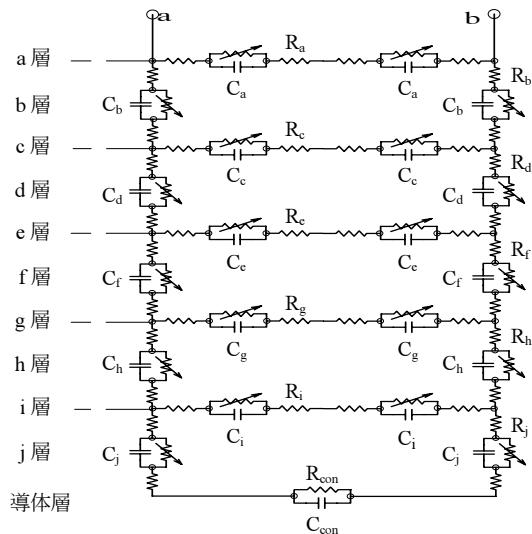


図1 バリスタの等価回路モデル

Fig.1 Equivalent circuit of ceramic varistor.

表1 等価回路のパラメータ

Table 1. Parameter of equivalent circuit.

|          | 結晶粒内            |                      | 結晶粒界                        |
|----------|-----------------|----------------------|-----------------------------|
|          | 抵抗 $R [\Omega]$ | 静電容量 $C [\text{nF}]$ | 抵抗 $[\Omega]$               |
| a層       | 10.0            | 10.0                 |                             |
| b層       | 0.05            | 1000.0               |                             |
| c,e,g,i層 | 3.32            | 1.0                  | 電圧依存型<br>可変抵抗 <sup>4)</sup> |
| d,f,h層   | 0.043           | 200.0                |                             |
| j層       | 0.043           | 100.0                |                             |
| 導体層      | 13.28           | 5.0                  |                             |

発生するノイズに及ぼす静電容量と抵抗の影響を検討するため、全ての層の結晶粒界の静電容量と結晶粒子の抵抗を表1に示した値の  $1/5$ ～ $5$ 倍とし、発生するノイズ波形を回路シミュレータで求めた。結晶粒界の静電容量を変化させた場合のノイズ波形を図3に、結晶粒子の抵抗を変化させた場合のノイズ波形を図4に示す。いずれの場合においてもノイズはスイッチを off にした瞬間に生じていたため、スイッチ off の部分を拡大して示した。

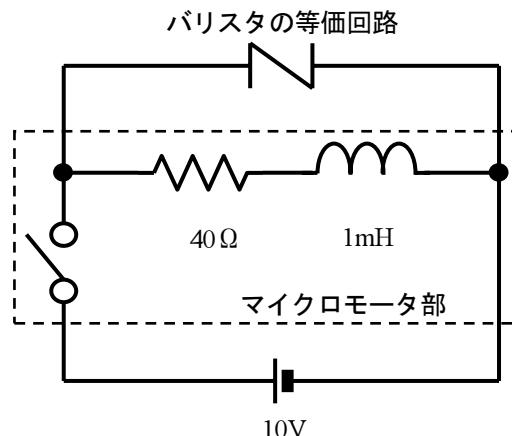


図2 シミュレーション回路

Fig.2 Simulated circuit.

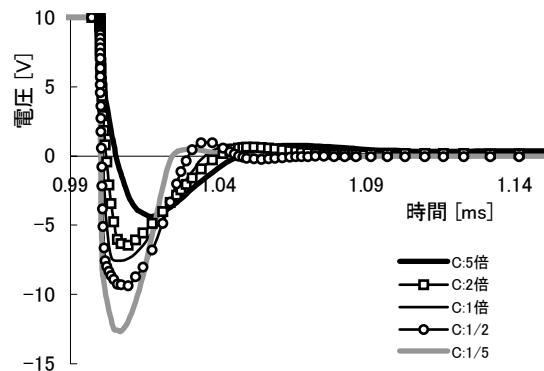


図3 全ての層の静電容量  $C$  が変化したときのノイズ波形

Fig.3 Calculated noise waveform when the capacitance  $C$  at all layer were changed.

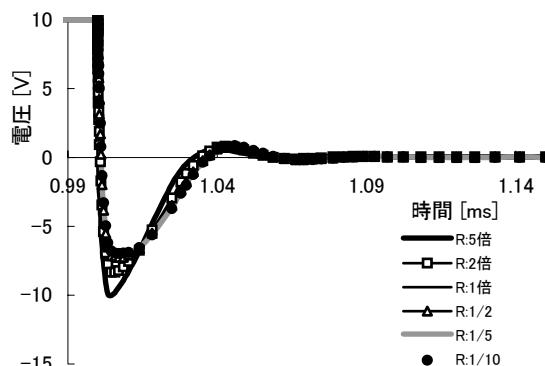


図4 全ての層の抵抗  $R$  が変化したときのノイズ波形

Fig.4 Calculated noise waveform when the resistance  $R$  at all layer were changed.

図3に示すように発生するノイズ波形には結晶粒界の静電容量の影響が大きく現れた。発生するノイズのピーク値は静電容量の増加に従い減少し、ピーク値までの時間が長くなる傾向にある。また、ノイズが収束するまでの時間が長くなることがわかる。結晶粒子の抵抗を変化させた場合には、抵抗の増加により、ノイズ波形のピーク値は増加した。ノイズが収束するまでの時間には大きな変化は見られない。全ての層の静電容量Cと抵抗Rを変化させた場合のノイズのピーク値の変化を図5に示す。同図からも静電容量が大きく、また、抵抗が小さくなることにより発生するノイズのピーク値が減少することがわかる。また、抵抗より静電容量の変化の方が発生するノイズに及ぼす影響が大きいことがわかる。

結晶粒界の静電容量と結晶粒子の抵抗が変化した場合のバリスタの電気的特性として、全ての層の静電容量Cと抵抗Rを変化させた場合の合成インピーダンスの大きさの周波数依存性を求めた。図6および図7に静電容量Cと抵抗Rを変化させたときの合成インピーダンスの周波数依存性をそれぞれ示す。全ての層の静電容量Cが減少することにより、100kHzより低い周波数における合成インピーダンスが増加している。また、全ての層の抵抗Rが増加した場合にも合成インピーダンスは増加している。静電容量が減少した場合および抵抗が増加した場合ともに、ノイズのピーク値が増加することは、合成インピーダンスの増加と関連が見られる。ノイズの周波数は数10kHz～数100kHzと考えられ、結晶粒子内の抵抗を変化させる場合より粒界の静電容量を変化させた方がこの周波数帯域での合成インピーダンスの変化が大きく、このため、ノイズ波形に及ぼす影響も大きく現れると考えられる。

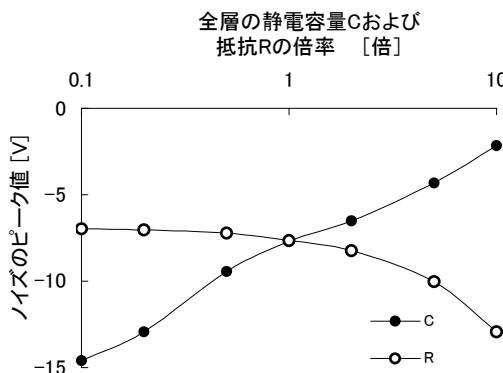


図5 全ての層の静電容量Cおよび抵抗Rが変化したときのノイズのピーク値

Fig.5 Peak of noise waveform when the capacitance C and the resistance R at all layer were changed.

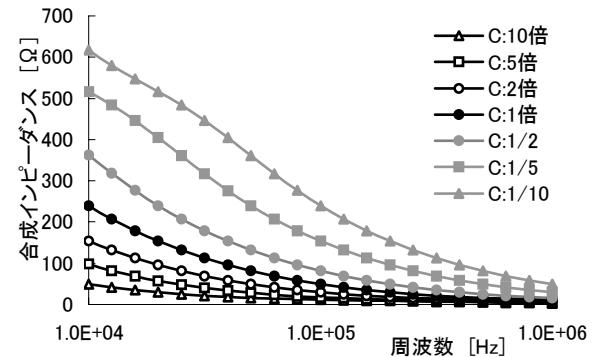


図6 全ての層の静電容量Cが変化したときの合成インピーダンス

Fig.6 Calculated impedance of varistor when the capacitance C at all layer were changed.

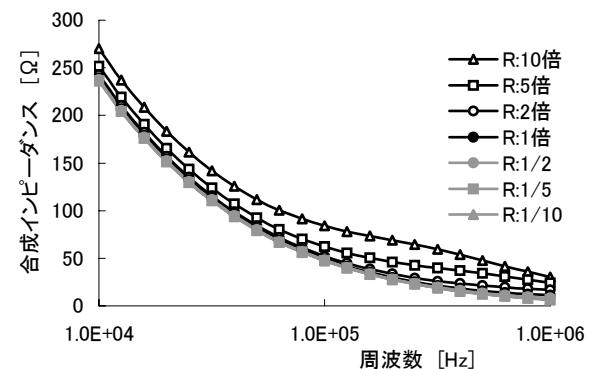


図7 全ての層の抵抗Rが変化したときの合成インピーダンス

Fig.7 Calculated impedance of the varistor when the resistance R at all layer were changed.

### 3. ノイズ吸収特性の解析

既に報告しているように<sup>4)</sup>、バリスタ内部の電流は多くが表面から内部に向かい、導体層を通り、再び表面へもどるという経路をたどる。図8に各層を流れる電流波形を示す。

しかし、バリスタ内部において、各層の静電容量や抵抗がノイズ吸収特性にどのような影響しているのかは明らかではない。このため、各層の静電容量と抵抗がノイズ波形に及ぼす影響について検討するため、1層だけの静電容量と抵抗を1/5～5倍程度の範囲で変化させ、発生するノイズを求めた。

特定の層の結晶粒界の静電容量を変化させた場合にバリスタの等価回路モデルの両端で発生するノイズ波形を図9～12に、また、発生するノイズのピーク値を図13に示す。表面層の静電容量C<sub>a</sub>の変化によるノイズの波形の変化は図9に示すようにあまり大きくなく、10倍程度に大きく変化させるとノイズが減少する。次に表面に垂直な方向の静電容量C<sub>b</sub>を変化させた場合には、ノイズ波

形が大きく変化し、 $C_b$ の影響が大きいことがわかる。 $C_b$ が大きくなるとノイズのピーク値は減少するが、解析を行った時間内ではノイズの振動は収束しなかった。図11は静電容量 $C_c$ を変化させた場合を示している。図のように、静電容量の変化によるノイズ波形の変化はほとんど見られなかった。図13に示すように、より内部の表面に平行な方向の静電容量 $C_e$ 、 $C_g$ 、 $C_i$ についても $C_c$ と同様の傾向があり、バリスタの内部に行くに従って発生するノイズに及ぼす静電容量の影響は小さくなる結果が得られた。図12に静電容量 $C_d$ を変化させた場合を示す。図のように、 $C_d$ の変化によりノイズ波形は変化し、静電容量の増加に従い発生するノイズは減少する傾向にある。より内部の表面に垂直な方向の静電容量 $C_b$ 、 $C_h$ 、 $C_j$ についても $C_d$ と同様の傾向があり図13に示すように、内部に行くに従って発生するノイズに及ぼす静電容量の影響は小さくなるという結果が得られた。導体層の静電容量 $C_{con}$ を変化させた場合には、 $C_c$ を変化させた場合とほぼ同様の傾向を示し発生するノイズに及ぼす影響は小さかった。以上のことから表面に近い層の結晶粒界の静電容量、特に表面に垂直な方向の静電容量は発生するノイズに及ぼす影響が大きく、静電容量の増加に従い、ノイズのピーク値は減少するという結果が得られた。

次に結晶粒子の抵抗を変化させた場合のノイズ波形を図14および図15に示す。図14は表面層の抵抗を変化させた場合のノイズ波形を示している。抵抗の影響は大きくは現れていないが、抵抗の増加によりノイズのピーク値はわずかに增加了。これは導体層を除く全ての層の抵抗についてもほぼ同様の結果が得られた。図15に導体層の抵抗 $R_{con}$ を変化させた場合のノイズ波形を示す。

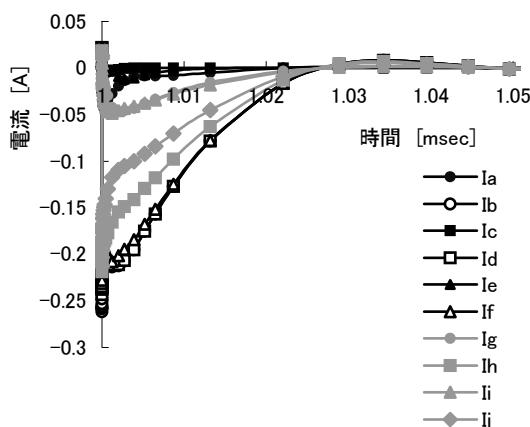


図8 各層の電流波形  
Fig.8 Calculated current in the each layer.

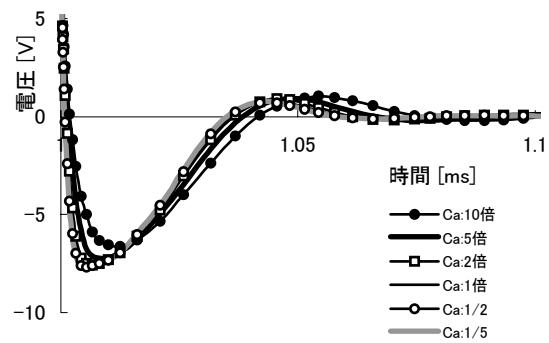


図9  $C_a$ が変化したときのノイズ波形  
Fig.9 Calculated noise waveform.  
( $C_a$  changed)

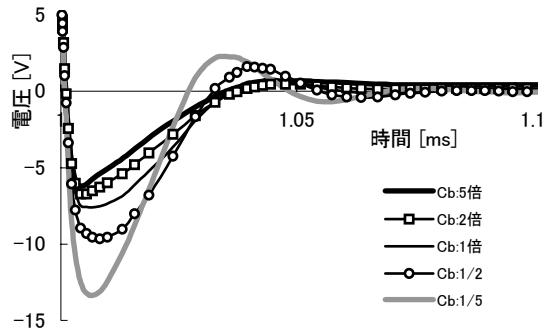


図10  $C_b$ が変化したときのノイズ波形  
Fig.10 Calculated noise waveform.  
( $C_b$  changed).

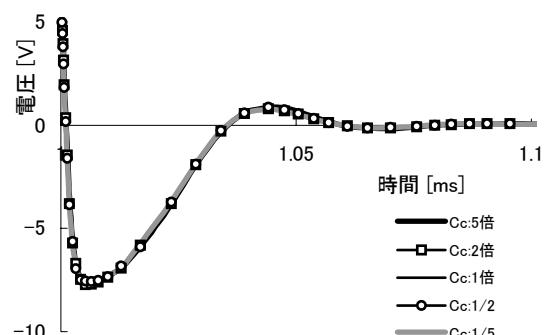


図11  $C_c$ が変化したときのノイズ波形  
Fig.11 Calculated noise waveform.  
( $C_c$  changed).

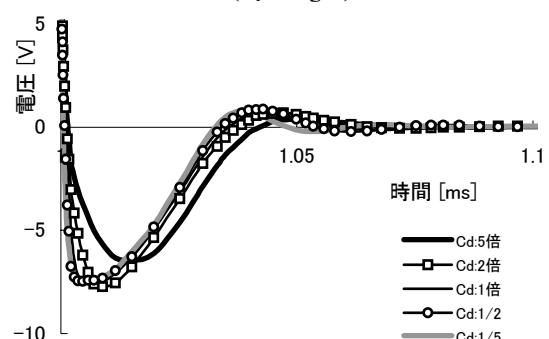


図12  $C_d$ が変化したときのノイズ波形  
Fig.12 Calculated noise waveform.  
( $C_d$  changed)

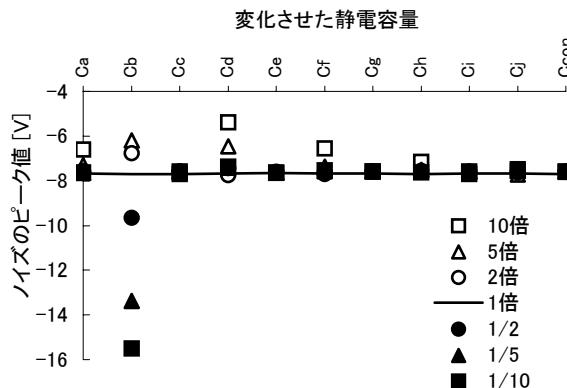


図 13 各層の静電容量が変化したときのノイズのピーク値  
Fig.13 Peak of calculated noise waveform when the capacitance at the each layer was changed.

ノイズのピーク値は導体層の抵抗が減少するに従い減少している。抵抗に関しては結晶粒子の抵抗は本研究で行った範囲ではノイズ吸収に大きな影響は与えず、導体層の抵抗がノイズ吸収に影響を及ぼすことが示された。

解析に用いたセラミックバリスタは表面再酸化型のリングバリスタであるため、熱処理温度や熱処理時間などで各層の粒界の静電容量や結晶粒子の抵抗を制御する事ができ、また、電極間隔の変更で水平方向の静電容量や抵抗を制御する事ができる。そこで、各層の静電容量と抵抗が発生するノイズの減少に及ぼす影響をさらに詳しく調べるために次のような解析を行った。始めに a 層の静電容量のみを 2 倍に増加、次に a 層と b 層を 2 倍に増加、a 層～c 層を 2 倍に増加というように、各層の静電容量を表面から内部に向かって段階的に増加させた。また、抵抗の場合には、始め a 層の抵抗のみを 1/10 に減少、次に a 層と b 層を 1/10 に減少というように、各層の抵抗を表面から内部に向かって段階的に減少させた。

図 16 に結晶粒界の静電容量の値を表面から内部に向かって段階的に増加させて行く場合にバリスタ両端に発生するノイズ波形を示す。表面に近い静電容量  $C_d$  までは静電容量の増加によって発生するノイズは減少した。しかし、これより内部の静電容量を増加させると、ノイズはわずかではあるが増加の傾向を示した。

結晶粒子の抵抗をバリスタ表面から内部に向かって段階的に減少させた場合に発生するノイズ波形を図 17 に示す。図のように表面から内部に向かい抵抗を段階的に減少させると、抵抗の減少により次第にノイズのピーク値は減少した。また、導体層の抵抗の減少によるノイズ波形のピーク値の減少が大きいことがわかる。

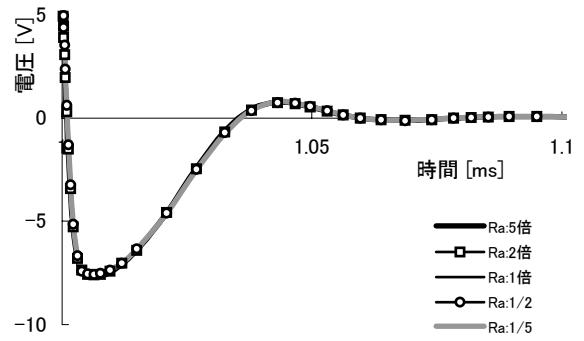


図 14  $R_a$  が変化したときのノイズ波形

Fig.14 Calculated noise waveform.  
( $R_a$  changed)

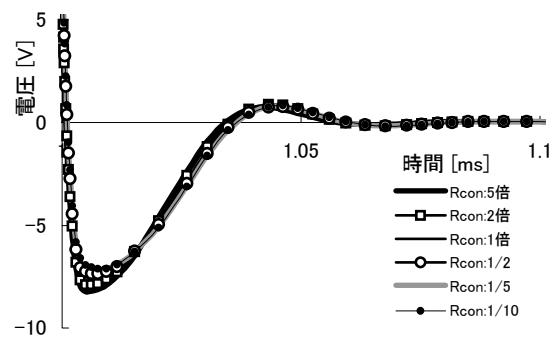


図 15  $R_{con}$  が変化したときのノイズ波形

Fig.15 Calculated noise waveform.  
( $R_{con}$  changed)

表面から内部に向かって静電容量の倍率を 1/5～5 倍に段階的に変え、このとき発生するノイズのピーク値を図 18 に示す。図から静電容量  $C_b$  が変化したときにノイズのピーク値が大きく変化するため、 $C_b$  の影響が大きいことがわかる。静電容量を増加させる場合には、静電容量  $C_d$  より内部の容量が増加すると、ノイズのピーク値は増加の傾向にある。この傾向は静電容量を 5 倍にしたときに大きくなった。一方、静電容量を減少させる場合には、表面に近い層の静電容量の減少により、ノイズのピーク値は増加した。また、静電容量  $C_d$  より内部の容量が減少するとノイズのピーク値は若干減少している。

図 16 および図 18 の結果から、発生するノイズのピーク値を減少させるためには、表面に近い層の静電容量を大きくし、バリスタ内部の導体層に近い層の静電容量は小さくすることが効果的であるという結果が得られた。

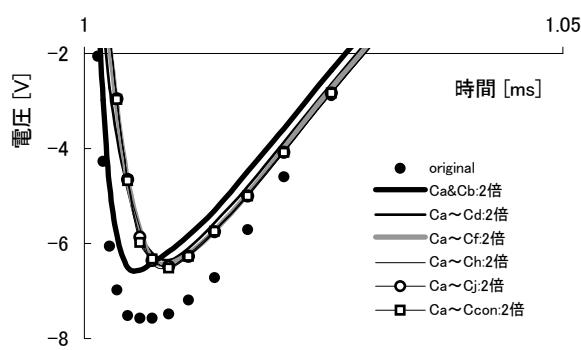


図 16 静電容量を段階的に増加させたときのノイズ波形  
Fig.16 Calculated noise waveform when the capacitance of the each layer were increased step by step from the surface layer toward the conduction layer.

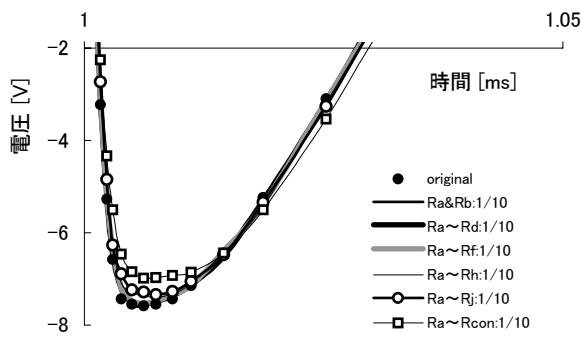


図 17 抵抗を段階的に減少させたときのノイズ波形  
Fig.17 Calculated noise waveform when the resistance of the each layer were decreased step by step from the surface layer toward the conduction layer..

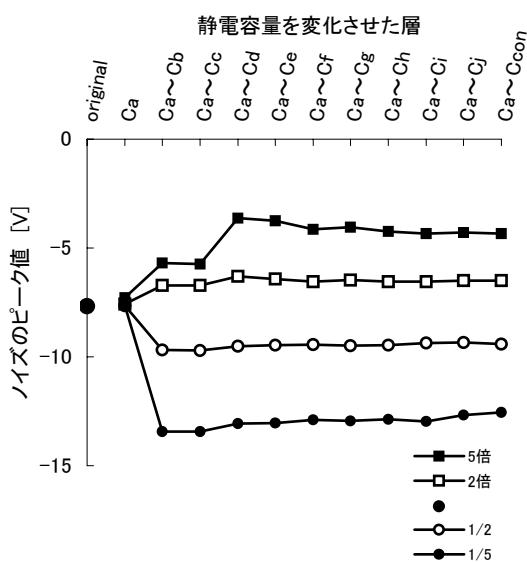


図 18 静電容量が変化したときのノイズ波形のピーク値  
Fig.18 Peak of noise waveform when the capacitance of the each layer were changed step by step from the surface layer toward the conduction layer.

#### 4. まとめ

本研究においては、表面再酸化型  $\text{SrTiO}_3$  系セラミックバリスタを内部の微細構造を考慮した電気的な等価回路に置き換え、結晶粒界の静電容量と結晶粒子の抵抗がノイズ吸収特性に及ぼす影響について解析した。得られたおもな結果を以下に示す。

- (1)モータで発生するノイズは結晶粒界の静電容量の増加により減少した。
- (2)本研究で行った範囲内では結晶粒子の抵抗はノイズ吸収特性に及ぼす影響は小さかった。
- (3)表面に近い層の結晶粒界の静電容量が増加することにより、発生するノイズのピーク値は減少した。
- (4)バリスタ内部の導体層に近い層の結晶粒界の静電容量が減少することにより、発生するノイズのピーク値は若干減少した。
- (5)導体層の抵抗が減少することにより、発生するノイズは減少した。

以上の等価回路モデルを用いたシミュレーションの結果から、セラミックバリスタのノイズ吸収特性はバリスタの表面に近い層の結晶粒界の静電容量を大きく、導体層に近い層の静電容量は小さく、また、導体層の抵抗を小さくすることで改善が図れることが明らかとなった。また、以上の結果は、セラミックバリスタの表面近くと内部の静電容量が添加物の加減や焼成温度、焼成時間、焼成雰囲気などである程度制御可能であることから、より効果的にノイズを吸収するためのセラミックバリスタの設計に役立たせることが可能であると考えられる。

日頃よりご助力頂いた小笠原正氏を始めとする TDK (株) SA 事業部の関係各位に感謝申し上げます。

#### 参考文献

- 1) 鈴木雅史, 柴田信悦, 吉村昇: 電学, **115-A**, (1995)384
- 2) 鈴木雅史, 柴田信悦, 吉村昇: 電学, **116-A**, (1996)177
- 3) 鈴木雅史, 柴田信悦, 吉村昇: 静電気学会誌, **24**(2000)343
- 4) 鈴木雅史, 柴田信悦, 吉村昇: 静電気学会誌, **25**(2001)153