

小論文

テレビジョン受像機の高圧回路における 高電界のコンピュータ解析

樋口弘志*, 前田宗雄*, 山内健次*, 高橋伸夫*
(1991年2月15日受理)

Computer Analysis of High Electric Field Due to High Voltage
Circuit in Television Receiver

H. HIGUCHI,* M. MAEDA,* K. YAMAUCHI* and N. TAKAHASHI*
(Received February 15, 1991)

This paper describes the reliability of semiconductor devices on printed board in high electric field of television receiver, which were experimentally evaluated by television receiver and theoretically confirmed by computer simulation. The result show that computer simulation is available for analysis of the reliability of semiconductor devices in high electric field of television receiver.

1. はじめに

近年、電子機器は高性能、高密度、そして低コスト化が要求され、それを構成する電子部品には高信頼性が要求される。特に、半導体デバイスのような能動素子は高集積化のため耐圧は逆に小さくなり厳しい電磁環境に左右されるようになってきた。最近はテレビジョン受像機や複写機等の高圧回路の高電界による障害が多発している^{1,2)}。

本論文はテレビジョン受像機の高圧回路の高電界による半導体デバイスへの影響を、実際のテレビジョン受像機を利用して、コンピュータで解析したものである。すなわち、高圧回路内のフライバック・トランス(Flyback trans)によって昇圧された高圧は整流され、ブラウン管のアカダック(Aquadag)回路に供給される。この周辺回路には高電界が発生しており、ブラウン管回路の真下のプリント基板に実装されている半導体デバイスに誤動作やノイズ障害等の影響を与える。この解析には著者らが前報³⁾で提案した高電界における半導体デバイスの信頼性の評価方法を利用した。評価の原理は試料の半導体デバイスの上下にある平行電極板で電界を加え、マックスウェルの“重ねの理”を適用する方法である⁴⁾。

キーワード:能動素子、雪崩降伏現象、二次降伏現象、アカダック・グランド、絶対最大定格

* 姫路工業大学(671-22 兵庫県姫路市書写 2167)

Himeji Institute of Technology, 2167 Shosha, Himeji, Hyogo, 671-22 Japan

2. 実験方法

評価方法の基本原理は図1(a)に示す。いま上下平行電極板間の電圧を V_1 、それによって半導体デバイスのパッケージに帯電する電圧を V_2 とすると電荷 Q_1 は

$$\begin{aligned} Q_1 &= (c_{11} + c_{21}) V_1 + (c_{21} + c_{22}) V_2 \\ &= C_1 V_1 + C_2 V_2 \end{aligned} \quad (1)$$

ここで、 $C_1 = c_{11} + c_{12}$ ($c_{12} = c_{21} = C_3$)、 $C_2 = c_{12} + c_{22}$ とおくと C_1 は浮遊容量で平行電極板の自己容量 c_{11} と相互容量 c_{12} から、 C_2 は半導体デバイスのパッケージに帯電した電荷から生ずる容量で平行電極板の相互容量 c_{12} とパッケージの自己容量 c_{22} から成る。したがって電気的等価回路は図1(b)で表される^{5,6)}。 L_1 と R_1 は高電界による寄生インダクタンスと抵抗、 L_2 と R_2 は半導体デバイスに接続されている線路の実インダクタンスと抵抗である。

本実験に用いた半導体デバイスは P^+ アイソレーションのプロセスで製造されたエポキシ樹脂封止バイポーラ・ショットキ論理デバイス 74S00 である。この論理デバイス 74S00 でクロックド・R・S・フリップ・フロップ(Clocked R・S flip flop)を構成し、図2(a)のテレビジョン受像機のブラウン管回路の真下(距離: 6~10 cm)に配置した。そして、ATE (Automatic Test Equipment: HP 製)に接続して、クロックド・R・S・フリップ・フロップの高電界による影響を調べた。その回路図を図2(b)に示す。

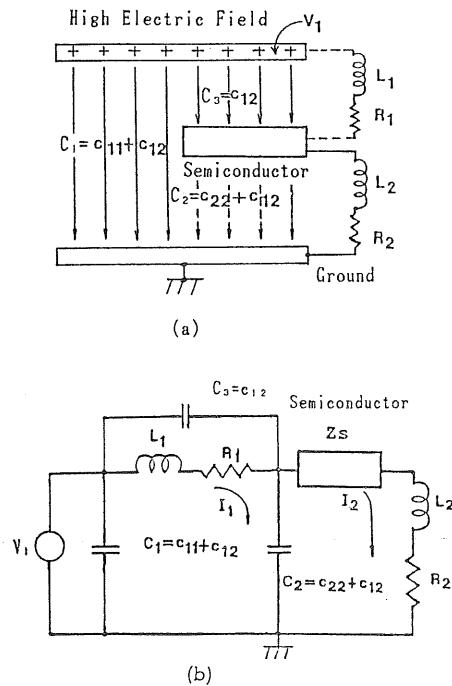


図 1 高電界における評価モデル

(a) 評価回路

(b) 電気的等価回路

Fig. 1 Evaluation in high electric field.

(a) Evaluation circuit.

(b) Electrically equivalent circuit.

本実験では、Foerster⁷⁾が解析したプラウン管の高圧駆動回路と著者ら⁸⁾が提案した評価方法を利用して、図2(a)の高圧回路周辺を電気的等価回路で表した。その様子を図2(c)に、また表1は図2(c)の電気的等価回路のパラメータを表す。この高圧回路の等価回路をコンピュータ・シミュレーションで解析した。

3. 実験結果と考察

図3は試料の74S00の電源Vcc-グランドGnd間のカープ・トレーサによる特性である。これによると逆方向バイアス領域(Reverse area)の14V付近で雪崩降伏(Avalanche breakdown)現象が見られ100mA以上の電流が流れている。これ以上電圧を印加すると発振を伴いながら二次降伏(Secondary breakdown)領域に突入して、二次降伏現象が発生し、破壊に至る。また順方向バイアス領域(Forward area)ではおよそ-0.6V以上になると電流が急激に増える。図4は図2(c)の電気的等価回路をコンピュータ・シミュレーションで解析したものである。図5の74S00の回路より逆方向バイアス領域では電流は電源とグランド間の最小インピーダンス経

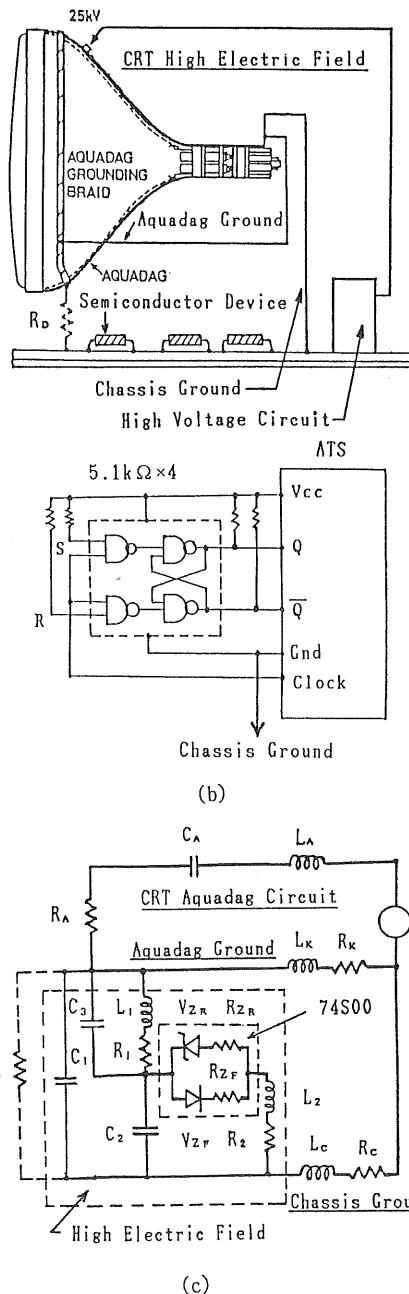


図 2 テレビジョン受像機の高圧回路

(a) 高圧回路周辺の断面

(b) 試料の試験回路 (クロックド・R-S-F/F)

(c) 高圧周辺回路と実験試料の電気的等価回路

Fig. 2 CRT high voltage circuit of television receiver.

(a) Cross section of CRT high voltage circuit.

(b) Evaluation circuit (Clocked R-S flip flop).

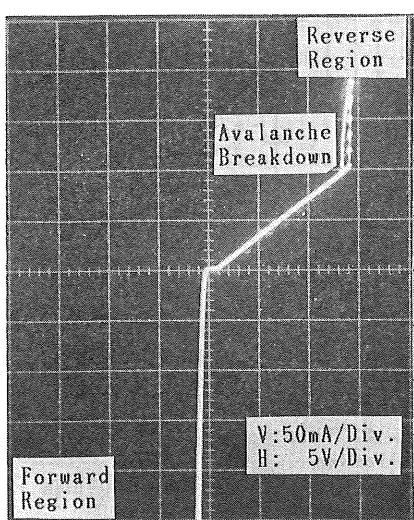
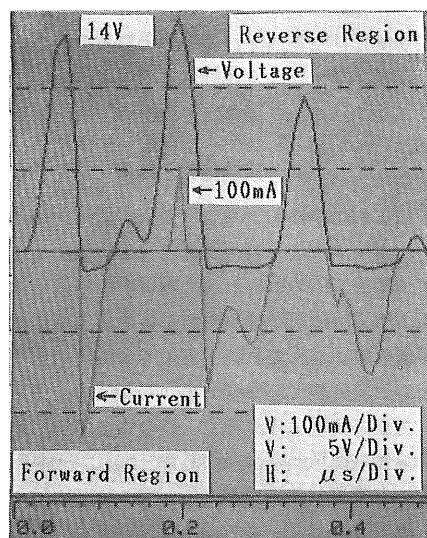
(c) Electrically equivalent circuit.

表1 TV 受像機における CRT 高圧周辺回路と半導体デバイスのパラメータ

Table 1 Parameter of CRT high voltage circuit and semiconductor device in television receiver.

Structure of parameter	Values	Parameter
Parameter of CRT aquadag circuit	$C_A : 2,200 \text{ pF}$ $R_A : 200 \Omega$ $L_A : 2 \mu\text{H}$	Distributed capacitance of CRT aquadag circuit. Distributed resistance of CRT aquadag circuit. Distributed inductance of CRT aquadag circuit.
Parameter of aquadag ground	$L_K : 1.2 \mu\text{H}$ $R_K : 0.3 \Omega$	Inductance of aquadag ground Resistance of aquadag ground
Parameter of chassis ground	$L_C : 5 \mu\text{H}$ $R_C : 0.2 \Omega$	Inductance of chassis ground Resistance of chassis ground
Parameter of 74S00	$V_{ZR} : 14 \text{ V}$ $R_{ZR} : 0.6 \Omega$ $V_{ZF} : 0.6 \text{ V}$ $R_{ZF} : 1.2 \Omega$	Avalanche breakdown voltage Saturation resistance in avalanche breakdown Forward breakdown voltage Saturation resistance in forward breakdown
Distributed parameter in high electric field	$C_1 : 220 \text{ pF}$ $L_1 : 1.8 \mu\text{H}$ $R_1 : 7 \text{ k}\Omega$ $C_2 : 25 \text{ pF}$ $C_3 : 23 \text{ pF}$	Stray capacitance between aquadag ground and chassis ground. Distributed inductance. Distributed resistance. Stray capacitance of device package between aquadag ground and chassis ground. Stray capacitance between aquadag ground and device package.
Parameter of device ground	$L_2 : 1 \mu\text{H}$ $R_2 : 0.02 \Omega$	Inductance of device ground Resistance of device ground
High voltage supply	$V(t) : 25 \text{ kV}$	CRT high voltage drive

Note CRT : Cathode Ray Tube (or Brown Tube)

図3 試料(74S00)のカーブ・トレーサによるI-V特性
Fig. 3 I-V characteristics of 74S00 by curvetracer.図4 コンピュータ・シミュレーションによる解析
Fig. 4 Analysis by computer simulation.

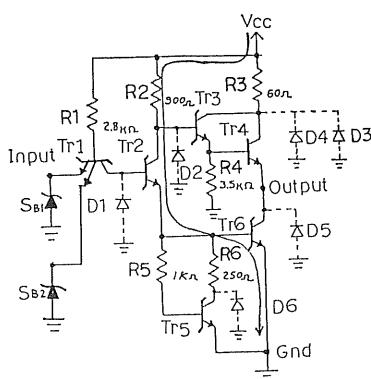


図5 試料(74S00)の回路
Fig. 5 Circuit of 74S00.

路(矢印方向: $V_{CC} \rightarrow R2 \rightarrow Tr2 \rightarrow Tr6 \rightarrow Gnd$)を経て 100 mA 以上の降伏電流が集中して流れた。カーブ・トレーサの観察より、この降伏現象は二次降伏の領域に突入していないため破壊的ではない。しかし ATE より故障(機能的な誤動作とパラメータの規格値外)が確認された。したがって、このとき半導体デバイスの故障エネルギー $E_{D+..}$ は前報⁹⁾より次式で与えられる。

$$E_{D+..} = V_D \cdot I_D \cdot \tau_D \quad (2)$$

ここで、 V_D と I_D は半導体デバイスが故障となったときの電圧と電流のパルスであり、 τ_D はパルスの飽和持続時間である。(2)式と図4の電流と電圧より逆方向バイアス領域の故障エネルギー $E_{D+..}$ は

$$E_{D+..} = 2.8 \times 10^{-7} J \quad (3a)$$

である。一方、順方向バイアス領域では素子を構成するエピタキシャル層(Epitaxial layer)で多くの寄生ダイオード(Parasitic diode D1~D6: 図4の点線のダイオード)が発生し、電流は分散して寄生ダイオードに流れた。この時、図4より順方向電圧が -1.2 V の場合、電流はおよそ 420 mA であり、そして故障エネルギー $E_{D+..}$ は(3a)式と同じよう

$$E_{D+..} = 2.2 \times 10^{-8} J \quad (3b)$$

である。順方向バイアス領域における故障は低電圧で大電流の場合が多く、故障はデバイスの構造に起因することが多い。したがって、順方向バイアス領域における故障エネルギーはパッケージのボンド・ワイヤの電流容量、ダイ・アタッチの熱ヒート・シンク、パッケージ材料およびチップの構造に大きく影響されるので、破壊に対しては、逆方向バイアス領域よりもはるかに大きいエネルギーが必要である。ここで実験に使用した 12 型プラウン管の高圧駆動電圧は 25 kV で、高圧対策が施されていないため高圧回路周辺の電界の分布は 250~420 V/mm である。この電界では、前報⁹⁾により半導体デバイスの物理

的損傷(破壊)は発生せず、誤動作やパラメータ変動の故障に限定される。この故障は ATE でも確認されたが、破壊などの非可逆性の故障は発生しなかった。つまり、高電界から電界のない場に試料の 74S00 を移動させると正常に動作し、パラメータの値も規定内であった。これは(3a)および(3b)式の故障エネルギー値より明らかであり、試料の 74S00 を破壊させる値でない。74S00 の破壊エネルギーは $10^{-6} \sim 10^5$ J である⁹⁾。しかし絶対最大定格の規格値の 7 V を越える過大電圧が繰り返し半導体デバイスに印加されると絶縁劣化を生じ破壊に至らしめる。テレビジョン受像機の高圧回路による高電界の半導体デバイスに与える影響は、高電界により、半導体デバイスのエポキシ樹脂封止パッケージが帶電し、封止内に分布した電荷がチップへ放電する¹⁰⁾。あるいは半導体デバイスの出入力や電源、またはグランドに接続された線路は高電界による電圧を誘起し、その誘導電圧は半導体デバイスの端子を通じてチップへ放電される。このような状態は、電源のオン/オフあるいは瞬時停電の復帰があった場合に発生しやすく、このときの放電電圧と電流の大きさを調べることにより半導体デバイスの故障の程度がわかる。高圧回路周辺の高電界の発生を減少させる方法は、図2(c)の点線に示したようにアカダック・グランド(Aquadag ground)とシャーシ・グランド(Chassis ground)間にダンピング抵抗を挿入する。これによりアカダック・グランドとシャーシ・グランド間の電位差が小さくなり、半導体デバイスの雪崩降伏現象の発生を抑えることができる。また最近のプラウン管の大口径化に伴い、駆動電圧が上昇し、さらに高圧回路周辺の電界が大きくなるため、サージ吸収用のアブソーバ等を付加し、高圧回路周辺の高電界をできるだけ小さくする必要がある。

4. まとめ

テレビジョン受像機の高圧回路の高電界による半導体デバイスへ与える影響をコンピュータで解析した。高電界による過渡電圧の発生と回路パラメータを正確に決定すれば、コンピュータによる解析と実験結果とが比較的良く一致し、半導体デバイス等の能動素子の信頼性をコンピュータによって予測できることがわかった。これらを応用することにより、テレビジョン受像機等の高圧回路を使用している電子機器の高電界による障害の対策に一提案を与える。

参考文献

- 1) 朝日新聞社版: 平成2年2月14日付け朝日新聞全国版、朝日新聞社(1990)

- 2) 朝日新聞社版：平成2年2月21日付け朝日新聞全国版，
朝日新聞社 (1990)
- 3) 樋口弘志，前田宗雄，山内健次，高橋伸夫：静電気学会
誌，14 (1990) 510
- 4) 電気学会編：電磁気学，pp. 57-86，オーム社 (1964)
- 5) W.D. Trigonis : IEEE Trans. Ind. Appl., IA-23
(1987) 205
- 6) J.R. Hunstman : EOS/ESD Symposium Proceed-
ings, p. 64, Philadelphia (1984)
- 7) G. Foerster : EOS/ESD Symposium Proceedings,
p. 136, Philadelphia (1984)
- 8) 樋口弘志，前田宗雄，山内健次，高橋伸夫：静電気学会
誌，13 (1989) 431
- 9) 樋口弘志，大西一巧：昭和62年電子情報通信学会総合全
国大会講演論文集，2 (1987) 6
- 10) 樋口弘志，前田宗雄，山内健次，高橋伸夫：高分子学会
論文集，48 (1991) 33